

SEMICONDUCTOR DEVICE

Publication number: JP8097318 (A)

Publication date: 1996-04-12

Inventor(s): EMORI FUMIAKI

Applicant(s): NIPPON ELECTRIC CO

Classification:

- International: H01L23/04; H01L23/02; H01L23/02; (IPC1-7): H01L23/04

- European:

Application number: JP19940235159 19940929

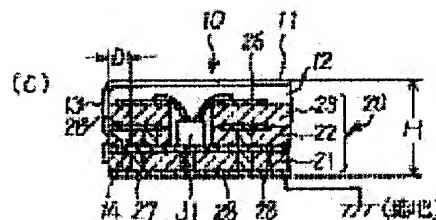
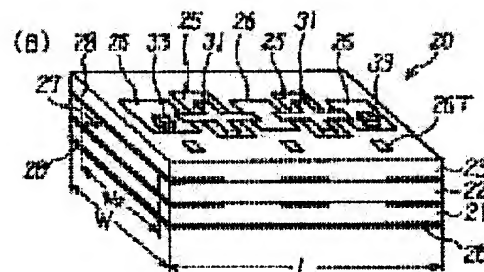
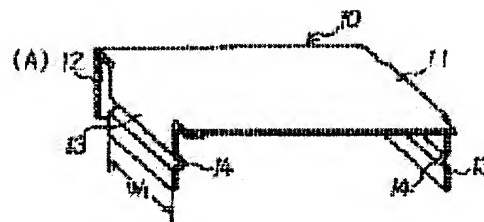
Priority number(s): JP19940235159 19940929

Also published as:

JP2600620 (B2)

Abstract of JP 8097318 (A)

PURPOSE: To provide a semiconductor device in a container structure with effective high-frequency shielding. **CONSTITUTION:** A circuit board 20 for mounting a semiconductor device 31 on the face thereof has a side face with a recessed part 27. A projected part 14 formed on a side wall 13 of a metallic cap 10 is fitted to the recessed part 27. The projected part 14 is put in contact with an inner-face conductive film 28 formed on an inner face of the recessed part 27.



Data supplied from the esp@cenet database — Worldwide

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平8-97318

(43)公開日 平成8年(1996)4月12日

(51)Int.Cl.⁶

H 0 1 L 23/04

識別記号

庁内整理番号

F I

技術表示箇所

G

審査請求 有 請求項の数 5 O L (全 6 頁)

(21)出願番号 特願平6-235159

(22)出願日 平成6年(1994)9月29日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 江森 文章

東京都港区芝五丁目7番1号 日本電気株式会社内

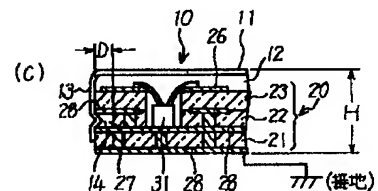
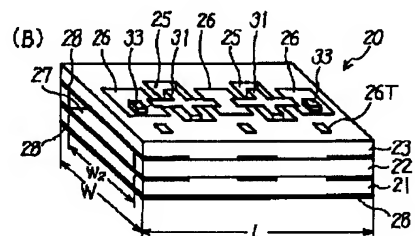
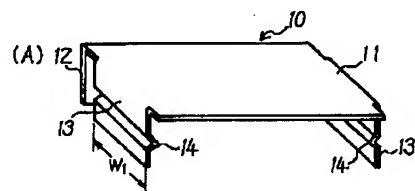
(74)代理人 弁理士 京本 直樹 (外2名)

(54)【発明の名称】 半導体装置

(57)【要約】

【目的】 薄型化が実現できかつ十分の高周波シールド効果が得られる容器構造を有する半導体装置を提供する。

【構成】 表面に半導体素子31を搭載する回路基板20の側面に凹部27を形成し、金属キャップ10の側壁13に形成された凸部14を凹部27に嵌合し、かつ凹部27の内面に形成された内面導電膜28に凸部14を接触させる。



【特許請求の範囲】

【請求項 1】 表面に半導体素子を搭載する回路基板の側面に凹部が形成され、前記半導体素子を覆う金属キャップの側壁に形成された凸部が前記凹部に嵌合し、かつ前記凹部の内面に形成された内面導電膜に前記凸部が接触していることを特徴とする半導体装置。

【請求項 2】 前記回路基板の裏面に裏面導体膜が形成され、前記内面導体膜と前記裏面導体膜とが前記回路基板の内部で導通していることを特徴とする請求項 1 記載の半導体装置。

【請求項 3】 前記回路基板は 3 層以上のグリーンシートを積層して焼結することにより形成され、中間に位置する前記グリーンシートの形状により前記凹部が形成されていることを特徴とする請求項 1 記載の半導体装置。

【請求項 4】 前記凹部は長方立方体の形状であり、前記長方立方体の長方形の上面および下面に前記内面導体膜がそれぞれ形成され、前記凸部の形状は前記凹部の形状に対応して長方の形状であることを特徴とする請求項 1 記載の半導体装置。

【請求項 5】 前記金属キャップは金属平板を 3 辺折り曲げた側壁構造を有し、このうち対向する 2 つの側壁に形成された前記凸部はくの字形のプレスラインを有していることを特徴とする請求項 1 記載の半導体装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は半導体装置に係わり、特に高周波用に適した容器を有する半導体装置に関する。

【0002】

【従来の技術】 図 5 乃至図 7 を参照して従来の半導体装置をそれぞれ説明する。

【0003】 図 5 (B) は、上面の前方に端子 5 4 T が配列形成され側面 5 6 を有するガラスエポキシの多層基板による回路基板 5 4 を示す斜視図である。図 5 (A) は、背面側壁 5 3 および側面側壁 5 2 を有する金属キャップ 5 1 である。金属キャップ 5 1 の側壁 5 2 を回路基板 5 4 の側面 5 6 に単に嵌め込むだけで回路基板 5 4 上に搭載されている半導体素子 (図示省略) の容器を成し全体で半導体装置を構成している。

【0004】 図 6 (B) は、半導体素子を搭載する回路基板 (図示省略) を載置する上面 6 5 および側面 6 6 を有する放熱板 6 4 を示す斜視図であり、側面 6 6 には溝 6 7 が形成されている。図 6 (A) は、側壁 6 2 を有する金属キャップ 6 1 を示す斜視図であり、側壁 6 2 の下部に取り付け用爪 6 3 が形成されている。取り付け用爪 6 3 を溝 6 7 に嵌合させスライドさせて放熱板の上面 6 5 の上に金属キャップ 6 1 を位置させることにより容器となり全体で半導体装置を構成する。このようにスライド式に放熱板に金属キャップを取り付ける方法は、例えば実開平 3-39850 号に開示されている。

【0005】 図 7 (A) は、金属板を折り曲げまたブレ

スにより加工した金属キャップ 7 1 を示す斜視図であり、背面側壁 7 3 に 2 個の取り付け爪 7 4 が形成され、前面取り付け部材 7 2 に 1 個の取り付け爪 7 4 が形成されている。図 7 (B) は、上面に半導体素子 (図示省略) を搭載し上面前方に端子 7 6 T が配列形成されたアルミナによる回路基板 7 6 を金属板 7 5 上に配置した構造を示す斜視図であり、金属板 7 5 の背面側壁 7 7 および前面取り付け部材 7 8 にはそれぞれ金属キャップ 7 1 の取り付け爪 7 4 に対応した取り付け孔 7 9 が形成されている。

【0006】 図 7 (C) は金属キャップ 7 1 の取り付け爪 7 4 を金属板 7 5 の取り付け孔 7 9 に挿入嵌合して取り付けした状態を示す拡大断面図である。

【0007】

【発明が解決しようとする課題】 図 5 に示す従来技術では、金属キャップの側壁を上方から回路基板の側面に単に嵌め込むだけであるから金属キャップが抜けやすく、かつ高周波的な導通が不確実であり、このために金属キャップを高周波シールドとして用いることができなかった。

【0008】 図 6 に示す従来技術では、キャップのキャップ取り付け用爪 6 3 の厚さ (図で縦方向の寸法) が例えば 0.4 mm に対し、放熱板の溝 6 7 の溝幅 (図で縦方向の寸法) は、スライドさせて取り付けるクリアランス分を含め例えば 0.45 mm となることからガタを有し、これによりキャップの高周波的な導通が不確実となりシールド効果が得られなかった。

【0009】 図 7 に示す従来技術では、キャップ 7 1 の取り付け爪 7 4 と金属板 7 5 の取り付け孔 7 9 とを噛み合わせていたため、この噛み合わせに必要な高さ寸法 A (図 7 (C)) が例えば 3 mm 必要であった。したがって容器全体の高さ、すなわち半導体装置の高さ H (図 7 (C)) を例えば 4 mm 以下に薄型化することができなかった。

【0010】 したがって本発明の目的は、薄型化が実現できかつ十分の高周波シールド効果が得られる容器構造を有する半導体装置を提供することである。

【0011】

【課題を解決するための手段】 本発明の特徴は、表面に半導体素子を搭載する回路基板の側面に凹部が形成され、前記半導体素子を覆う金属キャップの側壁に形成された凸部が前記凹部に嵌合し、かつ前記凹部の内面に形成された内面導電膜に前記凸部が接触している半導体装置にある。ここで前記回路基板の裏面に使用中に接地電位となる裏面導体膜が形成され、前記内面導体膜と前記裏面導体膜とが前記回路基板の内部で導通していることが好ましい。また、前記回路基板は 3 層以上のグリーンシートを積層して焼結することにより形成され、中間に位置する前記グリーンシートの形状により前記凹部が形成されていることが出来る。実際上は、前記凹部は長方

立方体の形状であり、前記長方立方体の長方形の上面および下面に前記内面導体膜がそれぞれ形成され、前記凸部の形状は前記凹部の形状に対応して長方形の形状である。また、前記金属キャップは金属平板を3辺折り曲げた側壁構造を有し、このうち対向する2つの側壁に形成された前記凸部は「く」の字形のプレスラインを有していることができる。

【0012】

【作用】上記構成によれば回路基板の側面の凹部に金属キャップの側壁の凸部が直接嵌合しているから、半導体装置の全体の高さを3.0mm以下例えば約2.4mmに薄膜化することができる。また、回路基板の接地電位にすることができる内面導電膜に金属キャップの凸部が接触しているから金属キャップによる十分の高周波シールド効果が得られる。

【0013】

【実施例】以下、図面を参照して本発明を説明する。

【0014】図1は本発明の実施例を示す図であり、(A)は金属キャップの斜視図、(B)は半導体素子等を搭載した回路基板の斜視図、(C)は金属キャップを回路基板に挿入嵌合して得られた半導体装置の一部断面図である。

【0015】図2は図1(B)の回路基板の上層のセラミック層の母材料のグリーンシートを示す図であり、(A)は上面図、(B)は(A)のB-B部の断面図、(C)は底面図である。

【0016】図3は図1(B)の回路基板の中間層のセラミック層の母材料のグリーンシートを示す図であり、(A)は上面図、(B)は(A)のB-B部の断面図、(C)は底面図である。

【0017】図4は図1(B)の回路基板の下層のセラミック層の母材料のグリーンシートを示す図であり、(A)は上面図、(B)は(A)のB-B部の断面図、(C)は底面図である。

【0018】図1(A)において、厚さ0.1mmの銅ニッケル合金板をプレスにより成形し3辺を折り曲げて、上面11と背面側壁12と左右の側面側壁13から金属キャップ10を構成している。側面側壁12の幅 W_1 は9.5mmであり、またくの字形のプレスラインによる凸部14が内側に突出して形成されている。

【0019】図1(B)において、厚さ0.254mmの上層のアルミナ(Al_2O_3)板23、厚さ0.254mmの中間層のアルミナ板22、厚さ0.254mmの下層のアルミナ板21から回路基板20が構成され、平面寸法はLが20mm、Wが14mmである。また、中間層のアルミナ板22の対向する両側面($W=14$ mmの面)にそれぞれ10mmの幅 W_2 にわたって深さ0.2mm後退して凹部27を形成している(図1(C)のDが0.2mm)。下層のアルミナ板21の下面の全面にメタライズによる導体膜28が形成され、上

面の少くとも凹部27の内面となる箇所と同様の導体膜28が形成されている。中間層のアルミナ板22の下面には下層のアルミナ板21の上面の導体膜28と同じパターンの導体膜28が形成され、上面にも選択的に導体膜28が形成されている。上層のアルミナ板23の下面の少くとも凹部27の内面となる箇所にも導体膜28が形成されている。そしてこれら導体膜はアルミナ基板内の貫通孔を通して全て接続されているから、下層のアルミナ板21の下面の全面の導体膜28を半導体装置の使用状態で接地することにより全ての導体膜28が接地電位に固定される。

【0020】さらに上層のアルミナ板23の上面に端子26Tを含む回路パターン26がメタライズにより形成されて、上層および中間層のアルミナ板23、22に素子搭載用の開口25が形成されている。

【0021】例えば1GHzで利得30dBの2段増幅器を得るために、半導体素子のGaAsFET33をそれぞれの開口25内に搭載し、その入出力リード端子を回路パターン26に接続し、容量素子等のチップ部品33を回路パターン26上に搭載する。

【0022】なお上記説明において導体膜28は、下層のアルミナ板21の下面は全面に形成され他の面には選択的に形成されている。しかし他の面も全面に形成することもできる。

【0023】また例えば図2乃至図4に示すグリーンシートをそれぞれ焼結し、これにより得られた各アルミナ板の導体膜どうしをAgロー付けにより貼り合わせて切断分離して多層基板20を構成することができる。

【0024】あるいは図2乃至図4を示して説明する実施例のように、グリーンシートを積層して焼結後に切断分離して多層基板20を得ることもできる。

【0025】図1(C)において、金属キャップ10を半導体素子31やチップ部品33を搭載した回路基板20に挿入して構成された実施例の半導体装置を示す。

【0026】この半導体装置は全体の高さHが例えば2.5mmと箔型化し、金属キャップ10の側壁13の「く」の字形の凸部14を回路基板20の横方向の深さDが0.2mmの凹部27に嵌合噛み合わせることによりガタを生じることなく金属キャップが回路基板に固定され、かつ、金属キャップの凸部14と凹部27の上内面および下内面の導体膜28に接触させることにより金属キャップは接地電位に固定されて半導体素子31やチップ部品33に対する十分の高周波シールド効果を有する。

【0027】図2乃至図4のそれぞれに示すグリーンシートはアルミナ粉末とフラックスと有機結合剤と可塑剤と溶剤とを混合して得られたスラリー状の未完成の膜厚0.254mmの軟質セラミックシートであり、これらを積層し例えば約150℃で加熱加圧してグリーンシート積層体を形成した後、例えば約1500~1600℃

の高温で焼結し、表面のメタライズ膜にN1メッキやAuメッキを施し、2点鎖線で示す切断線40を切断して図1(B)に示す回路基板20となる。また、導体膜や回路パターンを形成するメタライズは、タングステン系ペーストやモリブデン系ペーストをスクリーン印刷法で形成することができる。

【0028】まず図2に示す上層のセラミック板23の母材であるグリーンシート23Lにおいて、半導体素子搭載用の開口25を貫通形成し、上面に端子26Tを含む回路パターン26が形成され、下面に導体膜28が形成されている。切断線40に囲まれた1個の回路基板領域において、下面の導体膜28の左右の箇所は本発明の凹部27(図1)の内上面の導体膜であり、下面の導体膜28のその他の箇所は上面の回路パターン26に対応してその下に配置されている。この配置により回路パターンが分布定数回路の場合に、セラミック板23の膜厚の設定とともに所定のインピーダンスを得ることができる。

【0029】次に図3に示す中間層のセラミック板22の母材であるグリーンシート22Lにおいて、上層グリーンシート23Lの開口25と同一の箇所に半導体素子搭載用の開口25を貫通形成し、上面に、上層グリーンシート23Lの下面の導体膜28と対向配置するように導体膜28が形成され、また下面にも上面と同一の箇所に導体膜28が形成されている。そしてこのグリーンシート22Lの上面の導体膜28と下面の導体膜28とは直径0.5mmの貫通孔29内を充填する導体膜28により接続されている。

【0030】さらにこの中間層のグリーンシート22Lでは、図で縦方向を延在する切断線40を跨いで長方形の開口27Cが形成されている。この開口27Cの片側27、27が、図で左右の回路基板において、それぞれ本発明の凹部27(図1)を形成する。

【0031】次に図4に示す下層のセラミック板21の母材であるグリーンシート21Lにおいて、上面の導体膜28の左右の箇所は本発明の凹部27(図1)の内下面の導体膜であり、下面の全面に導体膜28が形成され、上面の導体膜28と下面の導体膜28とは直径0.5mmの貫通孔29内を充填する導体膜28により接続されている。

【0032】

【発明の効果】以上説明したように本発明は金属キャップ10の側壁13の凸部14と、回路基板20の上層セラミック基板23の下面の接地導体膜28および下層セラミック基板21の上面の接地導体膜28とが、凹部27において例えば10mmの上下辺で線接触し、これが両側面の2箇所に存在する。したがって、高周波シールド性が向上し、図1の実施例の構造は図7の従来技術と比較して、例えば周波数が3GHzにおける回路安定係数のKファクター(Sパラメータで得られるファクター

であり、この値が大きいかほど発振が発生しないで安定な動作となる)が2から5に改善する効果を有する。

【0033】また、金属キャップとの噛合の為のストロークが3層からなるシート厚、例えば各層0.254mmとして0.76mm内に収まることにより、回路基板20の上面、すなわち上層セラミック板23の上面と金属キャップ10との間のクリアランスが搭載チップ部品33の高さ例えば0.5mmの3倍の1.5mmですむことから、この実施例の半導体装置の全体の高さH(図1(C))は金属キャップの0.1mmの板厚を考慮しても約2.4mmの箱型となる。

【0034】このように本発明によれば、金属キャップによる十分の高周波シールド効果が得られ、かつ全体の高さが3.0mm以下例えば約2.4mmに薄型化された半導体装置が実現できる効果を有する。

【図面の簡単な説明】

【図1】本発明の実施例を示す図であり、(A)は金属キャップの斜視図、(B)は半導体素子等を搭載した回路基板の斜視図、(C)は金属キャップを回路基板に挿入嵌合して得られた半導体装置の一部断面図である。

【図2】図1(B)の回路基板の上層のセラミック層の母材料のグリーンシートを示す図であり、(A)は上面図、(B)は(A)のB-B部の断面図、(C)は底面図である。

【図3】図1(B)の回路基板の中間層のセラミック層の母材料のグリーンシートを示す図であり、(A)は上面図、(B)は(A)のB-B部の断面図、(C)は底面図である。

【図4】図1(B)の回路基板の下層のセラミック層の母材料のグリーンシートを示す図であり、(A)は上面図、(B)は(A)のB-B部の断面図、(C)は底面図である。

【図5】従来技術を示す図であり、(A)は金属キャップの斜視図、(B)は回路基板の斜視図である。

【図6】他の従来技術を示す図であり、(A)は金属キャップの斜視図、(B)は放熱板の斜視図である。

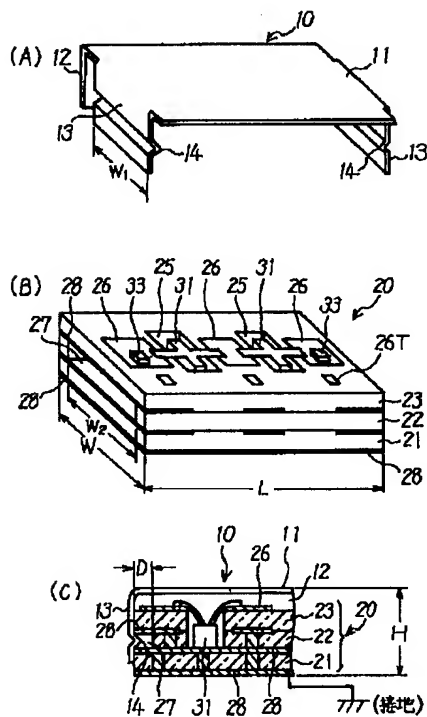
【図7】別の従来技術を示す図であり、(A)は金属キャップの斜視図、(B)は回路基板を金属板上に配置した構造を示す斜視図、(C)は金属キャップを金属板に取り付けた状態を示す拡大断面図である。

【符号の説明】

- 10 金属キャップ
- 11 上面
- 12 背面側壁
- 13 側面側壁
- 14 凸部
- 20 回路基板
- 21 下層のアルミナ板
- 21L 下層用のグリーンシート
- 22 中間層のアルミナ板

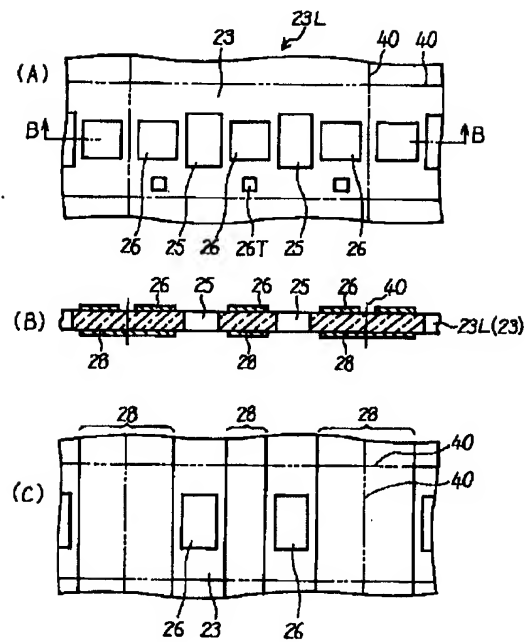
- 7
- 22L 中間層用のグリーンシート
 23 上層のアルミナ板
 23L 上層用のグリーンシート
 25 開口
 26 回路パターン
 26T 端子
 27 凹部
 27C 凹部用の開口
 28 導体膜
 29 貫通孔
 31 GaAsFET (半導体素子)
 33 チップ部品
 40 切断線
 51 金属キャップ
 52 側面側壁
 53 背面側壁
 54 回路基板
 54T 端子

【図1】

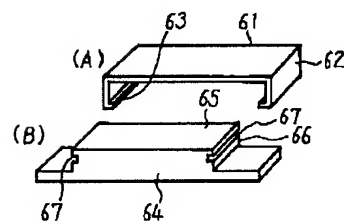


- 56 側面
 61 金属キャップ
 62 側壁
 63 取り付け用爪
 64 放熱板
 65 上面
 66 側面
 67 溝
 71 金属キャップ
 72 前面取り付け部材
 73 背面側壁
 74 取り付け爪
 75 金属板
 76 回路基板
 76T 端子
 77 背面側壁
 78 前面取り付け部材
 79 取り付け孔

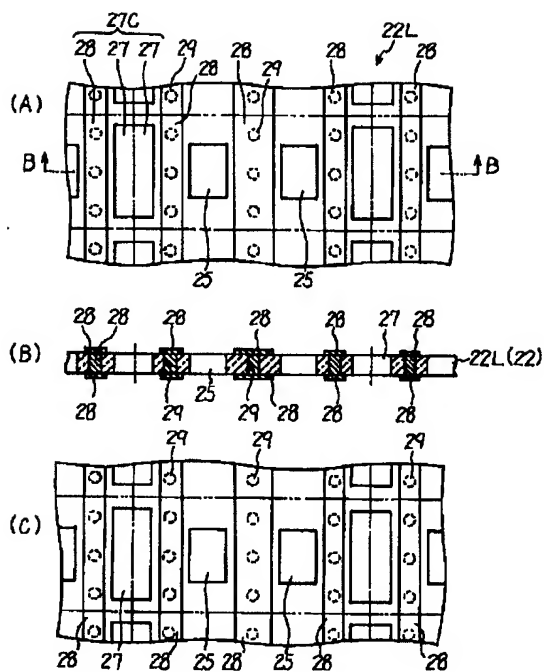
【図2】



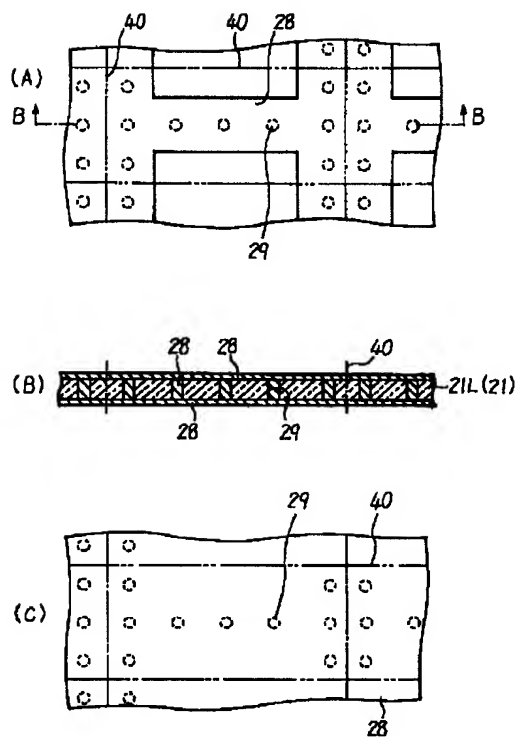
【図6】



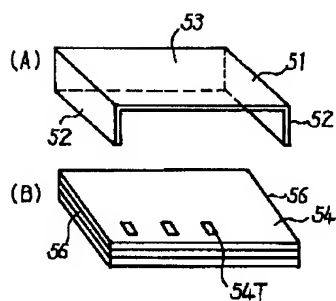
【図3】



【図4】



【図5】



【図7】

